



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **06043424 A**(43) Date of publication of application: **18.02.94**

(51) Int. Cl.

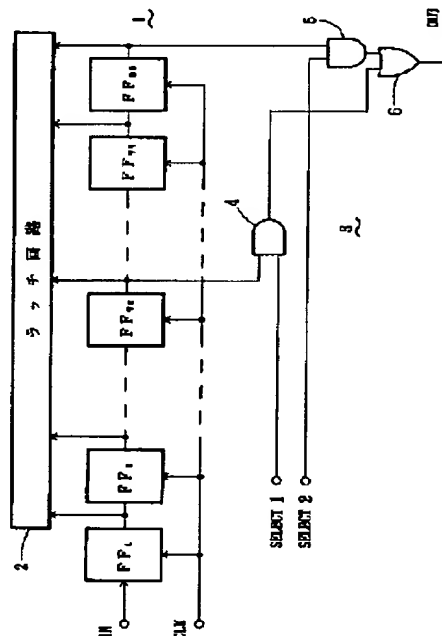
**G02F 1/133****G09F 9/35****G09G 3/18**(21) Application number: **04199510**(71) Applicant: **ROHM CO LTD**(22) Date of filing: **27.07.92**(72) Inventor: **HIRAI MINORU**(54) **DRIVER CIRCUIT**

## (57) Abstract:

**PURPOSE:** To provide a driver circuit which can constitute a liquid crystal driving circuit, etc., by the IC of the same kind even to the panel of any number of dots and also easily control data supply.

**CONSTITUTION:** The driver circuit is provided with a shift register 1 consisting of 80 flip-flops  $FF_1$ - $FF_{80}$ , a latch circuit 2 for fetching the data of the shift register 1 and a shift stage number selecting circuit 3 for receiving outputs of the flip-flops  $FF_{72}$ ,  $FF_{80}$  of a 72-th stage and an 80-th stage and leading out only data selected by selecting signals SELECT1, SELECT2 to a data output terminal OUT, etc.

COPYRIGHT: (C)1994,JPO&amp;Japio



(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平6-43424

(43)公開日 平成6年(1994)2月18日

(51)Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/133	5 0 5	9226-2K		
G 0 9 F 9/35		6447-5G		
G 0 9 G 3/18		7319-5G		

審査請求 未請求 請求項の数1(全 5 頁)

(21)出願番号 特願平4-199510

(22)出願日 平成4年(1992)7月27日

(71)出願人 000116024

ローム株式会社

京都府京都市右京区西院溝崎町21番地

(72)発明者 平井 稔

京都市右京区西院溝崎町21番地 ローム株式会社内

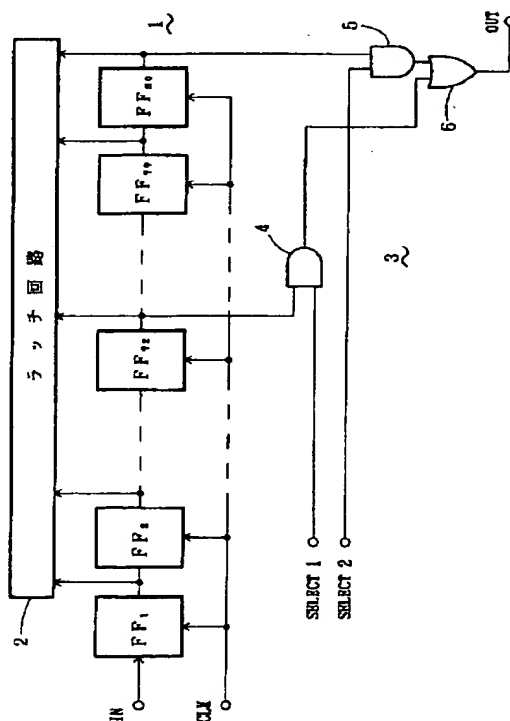
(74)代理人 弁理士 中村 茂信

(54)【発明の名称】 ドライバー回路

(57)【要約】

【目的】 いかなるドット数のパネルに対しても、同一種類のICによって液晶駆動回路などを構成することができ、しかもデータ供給の制御が容易なドライバー回路を提供する。

【構成】 80個のフリップフロップFF<sub>1</sub>～FF<sub>80</sub>からなるシフトレジスタ1と、シフトレジスタ1のデータを取り込むラッチ回路2と、72段目と80段目のフリップフロップFF<sub>72</sub>、FF<sub>80</sub>の出力を受け、選択信号SELECT1、SELECT2によって選択されるデータのみをデータ出力端子OUTに導出するシフト段数選択回路3などを備える。



## 【特許請求の範囲】

【請求項1】複数ビットの直列データを受け、これを順次に $n$ 段シフトさせてゆき、その後は直列データ出力端子に導出するシフトレジスタと、このシフトレジスタに記憶されている $n$ ビットのデータを並列データとして取り込むラッチ回路と、このラッチ回路が取り込んだ並列データを受け、そのデータ値に応じた駆動用信号を出力する出力回路とで構成される液晶駆動用などのドライバー回路において、

前記シフトレジスタ中の、任意に設定された段数における記憶データを複数個受け、このうち、選択信号によって選択される記憶データのみを前記直列データ出力端子に導出するシフト段数選択回路を備えることを特徴とするドライバー回路。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】この発明は、液晶などを駆動するドライバーICに関し、特に、ドライバーICを構成する直列シフトレジスタについて、そのレジスタ段数を任意に設定することのできるドライバー回路に関する。

## 【0002】

【従来の技術】ドライバーIC（回路）の一種である液晶駆動用ICは、従来、例えば図2のような回路構成をしていた。すなわち、図2に示す液晶駆動用ICは、80ビットの直列データを記憶する双方向シフトレジスタ21と、双方向シフトレジスタ21の80ビットデータを一時記憶するラッチ回路22と、ラッチ回路22の出力を受けるレベルシフト23と、レベルシフト23の出力を受けて液晶を駆動する液晶駆動回路24と、ロジック回路25a、25bとで構成されている。

【0003】この液晶駆動用ICの各端子と回路動作とを説明すると、DI端子には直列入力データが入力され、この直列入力データはロジック回路25aに供給される。そして、直列入力データが80ビットを越えた場合には、越えた分の直列入力データがロジック回路25bを通してDO端子に出力される。SHL端子には、シフト方向を選択する方向選択信号が入力され、CL2端子には、シフトレジスタのシフト動作のタイミングをとるシフトクロック信号が入力される。そして、SHL端子に加わる方向選択信号のレベルに応じて、双方向シフトレジスタ21中のデータが左から右に、或いは右から左に、シフトクロック信号（CL2端子）に同期してシフトされる。

【0004】CL1端子にはラッチクロック信号が入力され、このラッチクロック信号に同期して双方向シフトレジスタ21中の80ビットデータがラッチ回路22に記憶される。ラッチ回路22に記憶された80ビット並列信号は、レベルシフト23によってレベルシフトされ、液晶駆動回路24によって液晶駆動出力信号に変換されて、Y<sub>1</sub>端子……Y<sub>80</sub>端子に出力される。ここで、

M端子には交流化信号が供給され、V端子には液晶駆動回路電源V<sub>1</sub>、V<sub>2</sub>、V<sub>3</sub>、V<sub>4</sub>が供給される。なお、V<sub>CC</sub>、GND、V<sub>EE</sub>はこのICの電源供給端子である。

【0005】図2に示す液晶駆動用ICを縦列接続する場合には、前段ICのDO端子を次段ICのDI端子に接続する。そして、例えば8個の液晶駆動用ICを縦列接続すると、 $80 \times 8 = 640$ ドットの液晶駆動出力信号を得ることができる。80ドットの整数倍ではないドット数の場合には、必要なドット数を各液晶駆動用ICで等分して負担する方法（以下、A方式という）と、各液晶駆動用ICを80ドット出力として使用し、半端な出力数を1個の液晶駆動用ICで負担する方法（以下、B方式という）とがある。

【0006】いま、スタティックの文字表示を実施する場合において、 $24 \times 24$ ドット＝576ドットを想定すると、A方式の場合には、例えば図3のような回路構成となり、B方式の場合には、例えば図4のような回路構成となる。A方式の場合には（図3参照）、各ICの出力端子中の8ビット分の出力端子を接続せず、全8個のIC各々を72ドット用ICとして使用している。一方、B方式の場合は（図4参照）、7個のICを80ドット用ICとして使用し、8個目のICを16ドット用ICとして使用している。

【0007】文字表示のドット数が異なる場合も同様であり、 $16 \times 16 = 256$ ドットの場合には、A方式なら64出力×4の合計4個のICで構成され、B方式なら80出力×3＋16出力×1の合計4個のICで構成される。また、 $32 \times 32 = 1024$ ドットの場合には、A方式なら64出力×16の合計16個のICで構成され、B方式なら80出力×12＋64出力×1の合計13個のICで構成される。更に、 $48 \times 48 = 2304$ ドットの場合には、A方式なら72出力×32の合計32個のICで構成され、B方式なら80出力×28＋64出力×1の合計29個のICで構成される。

## 【0008】

【発明が解決しようとする課題】しかし、上記した従来の回路構成法（A方式、B方式）には、それぞれ以下の問題点がある。A方式から説明すると、例えば、図3に示すように回路構成した場合、必要なデータは72×8ビットであるが、ICに供給される直列ビットデータは全体で80×8ビットであり、その内の8×8ビットデータは不要であることになる。従って、80×8ビットのデータの中に、8×8ビットのダミーデータを混入しなければならず、その為の制御が煩雑であるという問題点がある。ここで、図2に示すICを用いるのではなく、72ドット出力用のICを別に作ることも考えられるが、むやみにICの種類を増やすのは妥当でない。

【0009】次にB方式について説明すると、この方式はICの使用個数がA方式より一般に少ない点では優れるが、中途半端な出力のICが発生してしまい、配線の

引回しが不均等になってしまう等の問題点がある。液晶駆動回路の組み立て工数を減らすには、使用するIC数を減らし、且つ各ICを同一種類とするのが望ましいが、B方式の場合には、特別な出力数のICが存在する分だけ不利があるのである。

【0010】この発明は、この問題点に着目してなされたものであって、いかなるドット数のパネルに対しても、同一種類のICによって液晶駆動回路などを構成することのでき、しかもデータを供給する為の制御が容易なドライバー回路を提供することを目的とする。

【0011】

【課題を解決するための手段】 上記の目的を達成する為、この発明に係るドライバー回路は、①複数ビットの直列データを受け、これを順次にn段シフトさせてゆき、その後は直列データ出力端子に導出するシフトレジスタと、②このシフトレジスタに記憶されているnビットのデータを並列データとして取り込むラッチ回路と、③このラッチ回路が取り込んだ並列データを受け、そのデータ値に応じた駆動用信号を出力する出力回路とで構成される液晶駆動用などのドライバー回路において、④前記シフトレジスタ中の、任意に設定された段数における記憶データを複数個受け、このうち、選択信号によって選択される記憶データのみを前記直列データ出力端子に導出するシフト段数選択回路を特徴的に備えている。

【0012】

【作用】シフト段数選択回路には、n段からなるシフトレジスタ中の、任意に設定された段数における記憶データが複数個加わっており、この複数個の記憶データのうちの1つが、選択信号によって選択される。選択された記憶データは、直列データ出力端子に導出されるので、このシフトレジスタは、最高でn段のシフトレジスタとして使用できる一方、n段以下の任意の段数からなるシフトレジスタとしても使用することもできる。

【0013】

【実施例】 以下、実施例に基づいて、この発明を更に詳細に説明する。図1は、この発明の一実施例である液晶駆動用ICの特徴部分のみを図示したものである。この回路は、80個のフリップフロップFF<sub>1</sub>～FF<sub>80</sub>からなるシフトレジスタ1と、シフトレジスタ1が記憶する80ビットデータを取り込むラッチ回路2と、シフト段数選択回路3と、レベルシフト及び液晶駆動回路（共に図示せず）などで構成されている。図示しないレベルシフトや液晶駆動回路は、図2に示す従来回路と同じものであり、結局、図1に示す液晶駆動用ICは、図2の回路にシフト段数選択回路3を追加したものとなっている。

【0014】シフト段数選択回路3は、72段目のフリップフロップFF<sub>72</sub>の出力と72出力選択信号SELECT1とを受けるANDゲート4と、80段目のフリップフロップFF<sub>80</sub>の出力と80出力選択信号SELECT2とを受け

るANDゲート5と、ANDゲート4、5の出力を受けるORゲート6とで構成されている。図1の液晶駆動用ICは、シフトレジスタ1を80段または72段のシフトレジスタに設定できる回路であり、80出力選択信号SELECT2がHレベル、72出力選択信号SELECT1がLレベルであれば、シフトレジスタ1は80段に設定される。つまり、入力端子INへの直列ビットデータは、CLK端子へのシフトクロックに同期してフリップフロップFF<sub>1</sub>～FF<sub>80</sub>に順次に記憶されてゆき、81番目以降のシフトクロックによって、ANDゲート5、ORゲート6を介して出力端子OUTに導出される。

【0015】一方、80出力選択信号SELECT2がLレベル、72出力選択信号SELECT1がHレベルであれば、このシフトレジスタ1は72段に設定され、73番目以降のシフトクロックによって、フリップフロップFF<sub>72</sub>のデータが出力端子OUTに導出される。このように構成される図1の回路を用いて、例えば24×24=576ドットの文字表示をしようとする場合には、各々72段のシフトレジスタに設定された図1のICを8個用意し、これらを図3のように接続すればよい。

【0016】この場合、同一構成の8個のICそれぞれを、同一段数のシフトレジスタに設定すれば足りるので、従来例のB方式のように、半端なデータを出力するICを別に用意する必要はない。また、各ICは、それぞれ72段のシフトレジスタに設定されているので、従来例のA方式のように、データ供給時にダミーデータを混入する必要もない。

【0017】なお、図1の回路では、シフトレジスタ1を80段または72段に設定できるだけであるが、これは一例を示したものに過ぎず、例えば、16段、32段、48段、64段、80段の内の任意の段数に設定できるようにしてもよい。この場合のシフト段数選択回路3としては、例えばデータセレクトを用いればよく、16段、32段、48段、64段、80段の5種類のフリップフロップ出力を受け、この内のいずれか1種類の出力データのみを、3ビットの選択信号によって選択して出力端子OUTに導出するようにすればよい。

【0018】また、この実施例では、液晶駆動用ICを例に挙げたが、同様の回路によって、平面ディスプレイ用ドライバーICや、サーマルやLED等のプリントヘッドドライバーICを構成することもできる。

【0019】

【発明の効果】 以上説明したように、この発明に係るドライバー回路では、選択信号によってドライバー回路内のシフトレジスタ段数を任意の数に設定することができる。従って、このドライバー回路を液晶駆動用ICに適用した場合、1種類のICであらゆるドット数のパネルを駆動することができ、組み立て工数の削減や組み立てコストの低減を図ることができる。また、前述した従来例のA方式と比較した場合には、データ供給時にダミー

データを混入する必要があるという有利さがある。

【図面の簡単な説明】

【図1】 この発明の一実施例である液晶駆動用ICの要部を図示した回路図である。

【図2】 従来の液晶駆動用ICの回路図を図示したものである。

【図3】 図2に示す液晶駆動用ICの接続法の一例を図示したものである。

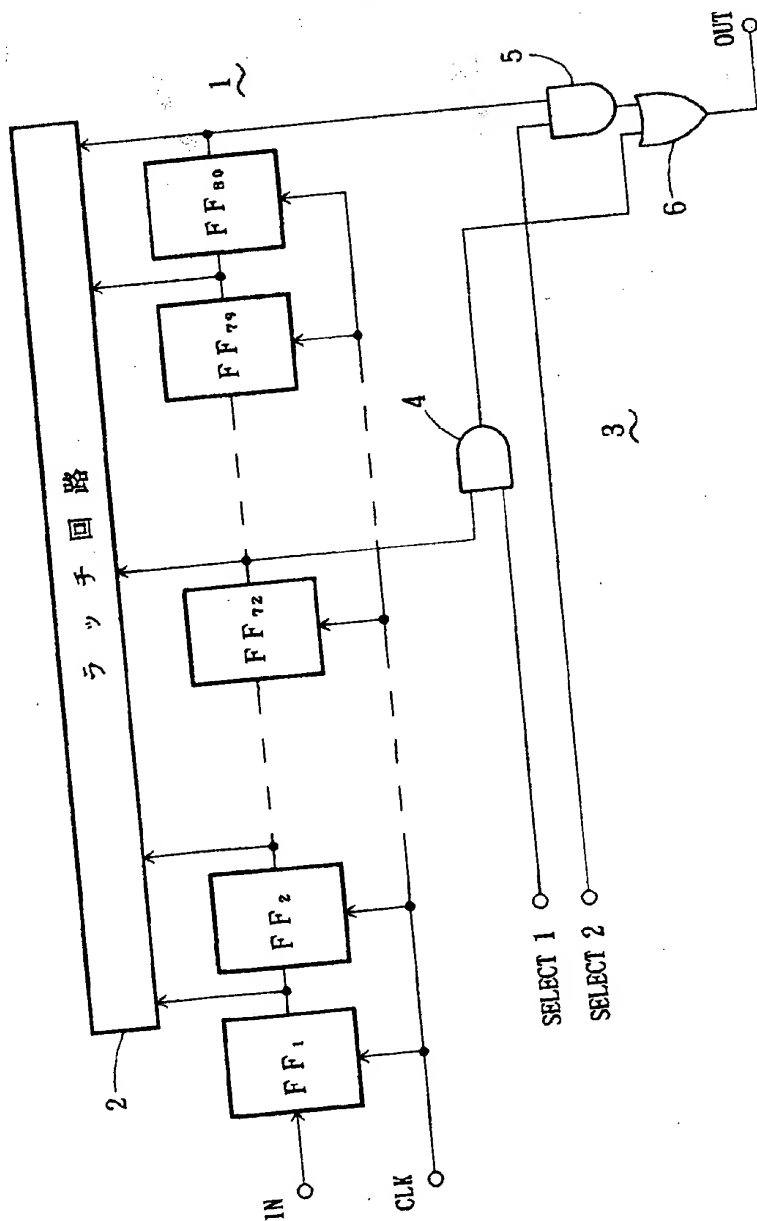
【図4】 図2に示す液晶駆動用ICの接続法の別の一例を図示したものである。

【符号の説明】

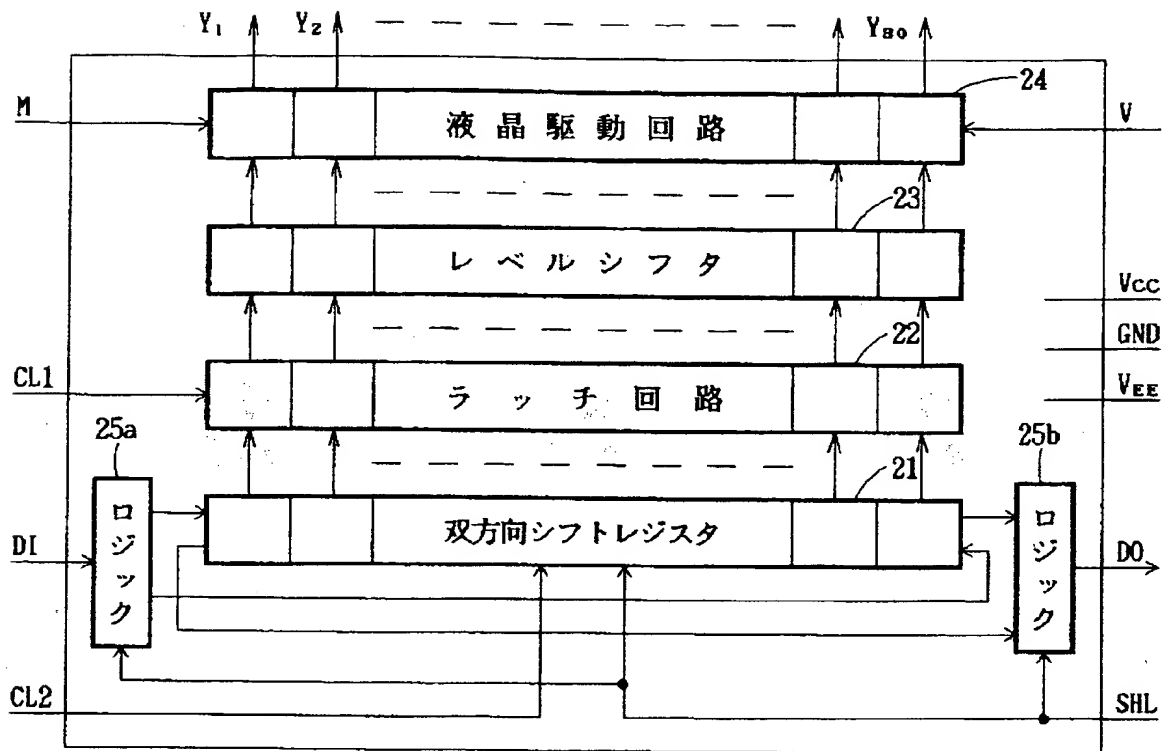
- 1
- 2
- 3
- FF<sub>1</sub> ~ FF<sub>80</sub>
- IN
- CLK
- OUT
- SELECT1
- 10 SELECT2

- シフトレジスタ
- ラッチ回路
- シフト段数選択回路
- フリップフロップ
- データ入力端子
- シフトクロック端子
- データ出力端子
- 72出力選択端子 (信号)
- 80出力選択端子 (信号)

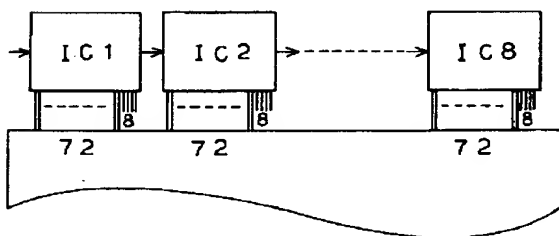
【図1】



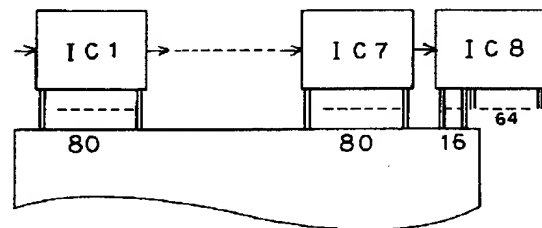
【図2】



【図3】



【図4】



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**